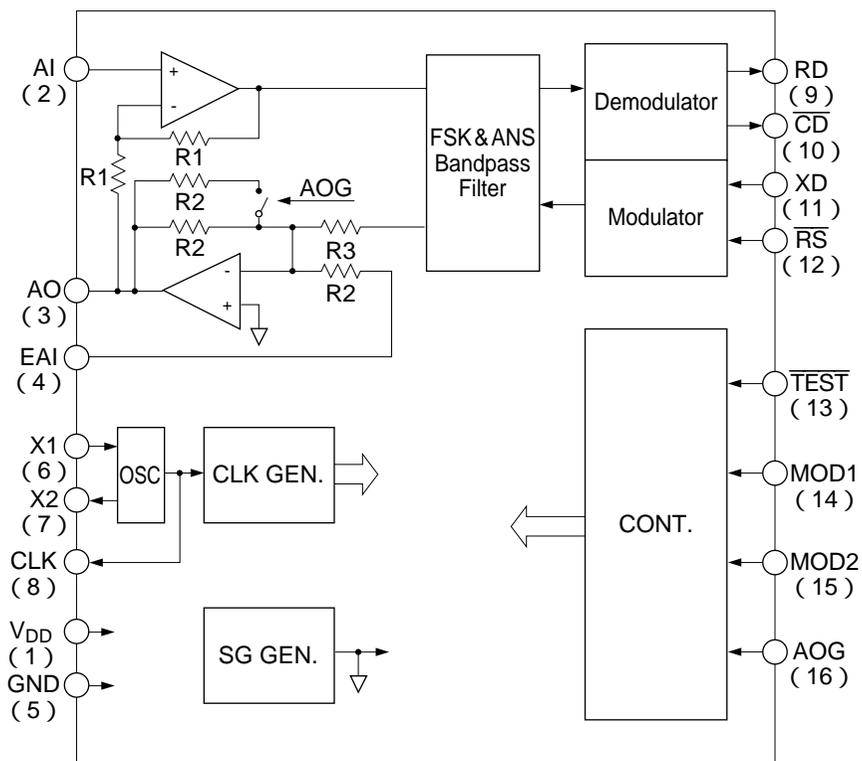


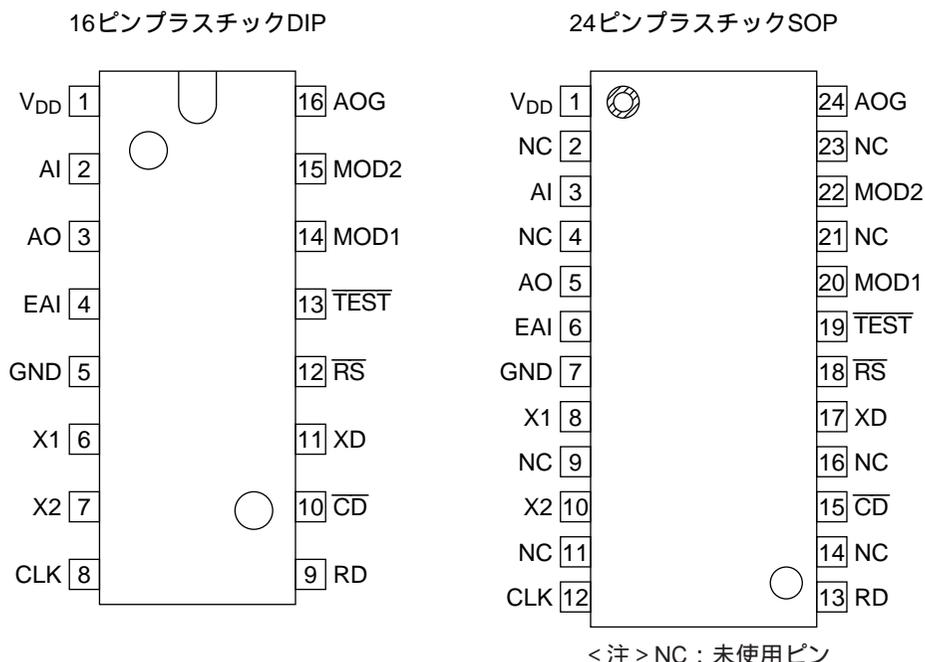
■ ブロック図



* R1 ~ R3 50kΩ

() はRSの端子番号

■ 端子接続（上面図）



■ 端子機能説明

RS	GS	名称	I/O	説明
1	1	V _{DD}		+3～5Vの電源端子です。
2	3	AI	I	アナログ受信信号入力端子です。
3	5	AO	O	アナログ送信信号出力端子です。
4	6	EAI	I	外部アナログ信号入力端子です。未使用時には開放して下さい。
5	7	GND		0Vのグランド端子です。
6	8	X1	I	3.579545MHzのクリスタルを接続して下さい。外部クロックを使用する場合は100pFのキャパシタを介してX2端子に入力しX1端子は開放して下さい。
7	10	X2	O	
8	12	CLK	O	3.579545MHzのクロック出力端子です。
9	13	RD	O	受信データ出力端子です。（マーク："1"、スペース："0"） CDオフ時（CD="1"）はマークが出力されます。
10	15	CD	O	FSK信号及びアンサトーンのキャリア検出出力端子です。 （OFF："1"、ON："0"）
11	17	XD	I*	送信データ入力端子です。（マーク："1"、スペース："0"）
12	18	RS	I*	FSK信号及びアンサトーンの送信キャリア制御用入力端子です。 （OFF："1"、ON："0"）
13	19	TEST	I*	LSI内部のテスト端子です。開放にして下さい。
14	20	MOD1	I*	動作モード選択用入力端子です。表1を参照して下さい。
15	22	MOD2	I*	
16	24	AOG	I*	送信キャリア出力レベル設定用入力端子です。 （-10dBm："1"、-4dBm："0"）

*表示の入力端子はLSI内部でプルアップされています。

■ 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	V_{DD}	$T_a = 25$	- 0.3 ~ 7	V
入力電圧	V_{IN}	GNDに対して	- 0.3 ~ $V_{DD} + 0.3$	V
保存温度	T_{stg}		- 55 ~ 150	

■ 推奨動作条件

項目	記号	条件	Min.	Typ.	Max.	単位
電源電圧	V_{DD}		+ 2.7		+ 5.5	V
動作温度範囲	T_{op}		- 40		85	
入力クロック周波数偏差	f_{CLK}	3.579545MHzに対して	- 0.1		+ 0.1	%
V_{DD} バイパス容量	CV_{DD}	$V_{DD} \sim GND$ 間	10			μF
クリスタル	発振周波数			3.579545		MHz
	周波数偏差	+ 25 \pm 5	- 100		100	ppm
	温度特性	- 40 ~ 85 において	- 50		+ 50	ppm
	等価直列抵抗				50	Ω
	製作負荷容量			16		pF

■ 電気的特性

● 直流及びデジタルインタフェース特性

($V_{DD} = +2.7V \sim 5.5V$, $T_{op} = -40 \sim 85$)

項目	記号	条件	Min.	Typ.	Max.	単位
電源電流	I_{DD}	動作時		5.0	10.0	mA
	I_{SS}	パワーダウン、入力端子オープン		5.0	20.0	μA
入力電圧	V_{IL}		0.0		0.8	V
	V_{IH}		2.2		V_{DD}	V
入力リーク電流	I_{IL}	$V_I = 0V$	- 80		10	μA
	I_{IH}	$V_I = 5V$	- 10		10	μA
出力電圧	V_{OL}	$I_{OL} = 1.6mA$	0.0	0.2	0.4	V
	V_{OH}	$I_{OH} = -0.4mA$	2.4		V_{DD}	V

● 交流特性
出力特性 (AO)

($V_{DD} = +2.7V \sim 5.5V, T_{op} = -40 \sim 85$)

項目	記号	条件		Min.	Typ.	Max.	単位
FSKキャリア周波数	f_{DM}	データ送信チャネル	$XD = "1"$	1296	1300	1304	Hz
	f_{DS}		$XD = "0"$	2096	2100	2104	Hz
	f_{BM}	バックワードチャネル	$XD = "1"$	386	390	394	Hz
	f_{BS}		$XD = "0"$	446	450	454	Hz
FSKキャリア、アンサ トーン送出レベル	V_{AO1}	AO端子	$AOG = "0"$	- 6	- 4	- 2	dBm
	V_{AO2}		$AOG = "1"$	- 12	- 10	- 8	dBm
アナログ外部入力 送出レベル	V_{EA1}	AO端子 - EAI端子	$AOG = "0"$	- 2	0	2	dB
	V_{EA2}		$AOG = "1"$	- 8	- 6	- 4	dB
信号レベル相対値	V_{AOD}	マーク信号 - スペース信号		- 2	0	2	dB
不要送出レベル	V_{SPS}	基本波Pに対して	4kHz ~ 8kHz			P - 20	dB
			8kHz ~ 12kHz			P - 40	dB
			12kHz ~			P - 60	dB
出力オフセット電圧	V_{OFF}	$V_{DD}/2$ 電位に対して		- 150		+ 150	mV
出力負荷抵抗	R_{AO}			600			Ω

*0dbm = 0.775Vrms

入力特性 (AI, EAI)

項目	記号	条件		Min.	Typ.	Max.	単位
受信信号レベル	V_{AI}	FSKキャリア、AI端子				- 6	dBm
キャリア検出レベル	V_{ON}	FSKキャリア、 1 : 1パターン AI端子	OFF ON			- 42	dBm
	V_{OFF}		ON OFF	- 48			dBm
キャリア検出ヒステリシス	V_{HYS}	V_{ON}	V_{OFF}		2		dB
キャリア検出遅延時間	t_{CDD}	図1		5	15	20	ms
キャリア検出保持時間	t_{CDH}	図1		20	40	60	ms
符号バイアス歪	D_{BS}	1200bps、1 : 1パターン		- 10		+ 10	%
入力インピーダンス	R_{AI}	AI端子			10		$M\Omega$
	R_{EAI}	EAI端子		20			$k\Omega$

*0dbm = 0.775Vrms

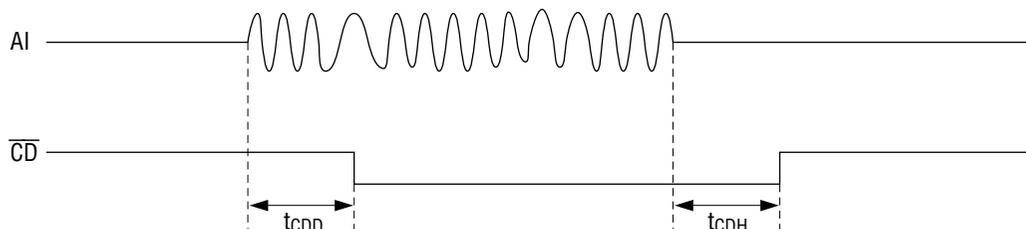


図1 キャリア検出時間

■ 動作説明

● 動作モード

MOD2	MOD1	動作モード
0	0	FSK送信モード (図2)
0	1	FSK受信モード (図3)
1	0	ALB (アナロググループバック) テストモード (図4)
1	1	パワーダウンモード

表1 動作モード設定表

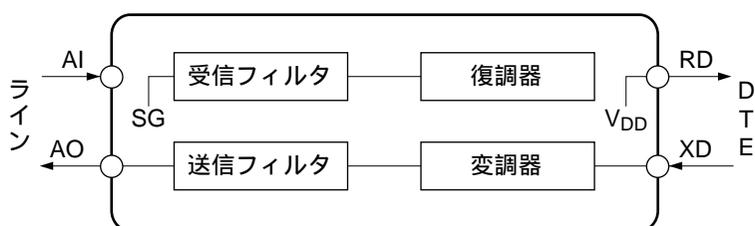


図2 FSK送信モ - ドイメ - ジ

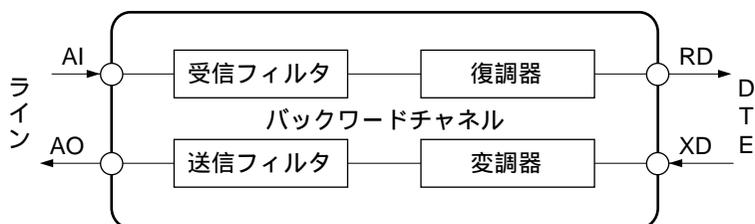


図3 FSK受信モ - ドイメ - ジ

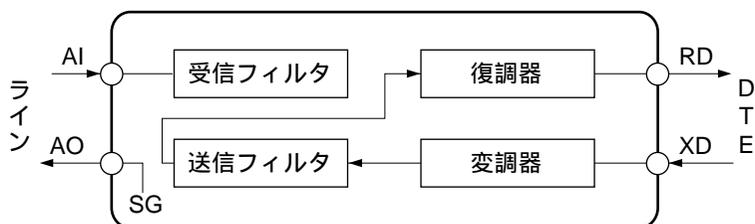
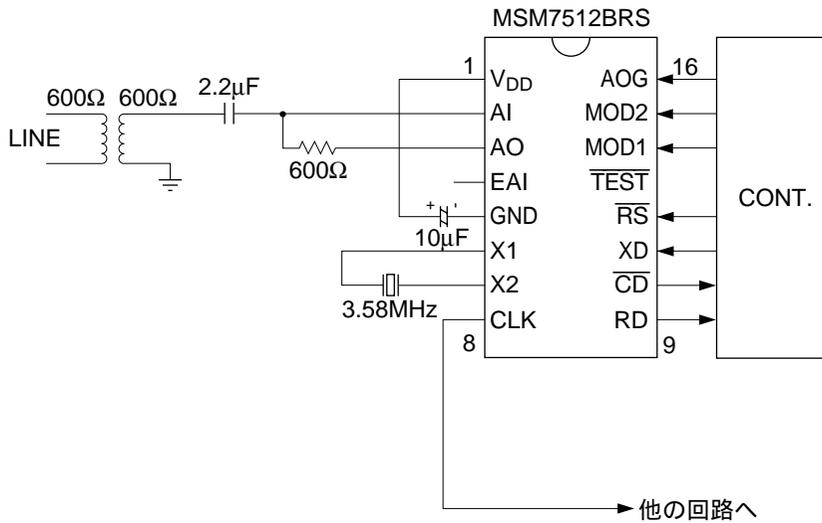


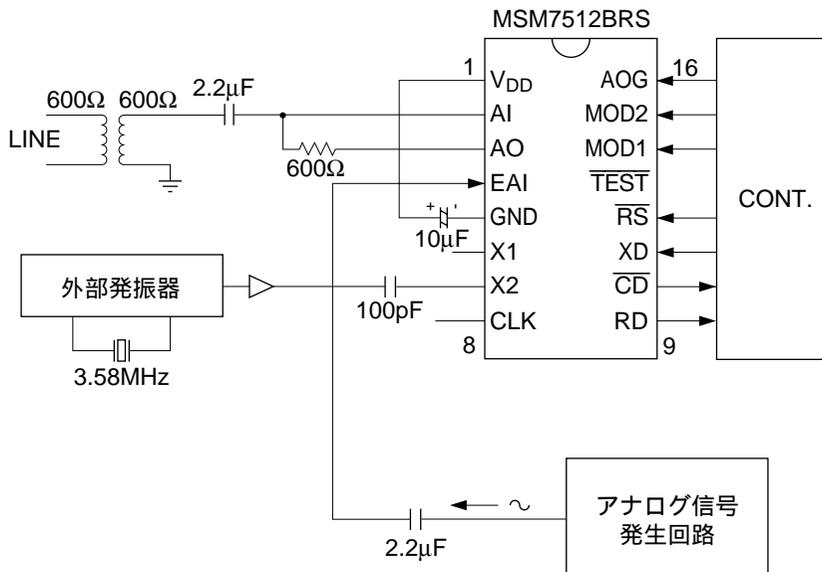
図4 ALBテストモ - ドイメ - ジ

■ 応用回路例

①

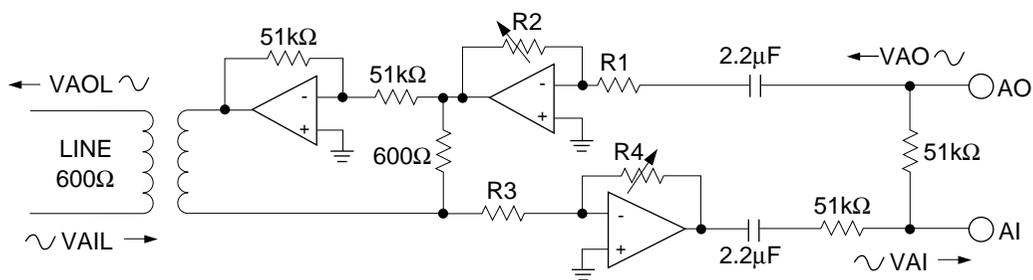


②



● 送出レベル、検出レベル外部調整例

送出レベル又は検出レベルを変化させたい場合は下図の回路を参照して外部回路で調節して下さい。

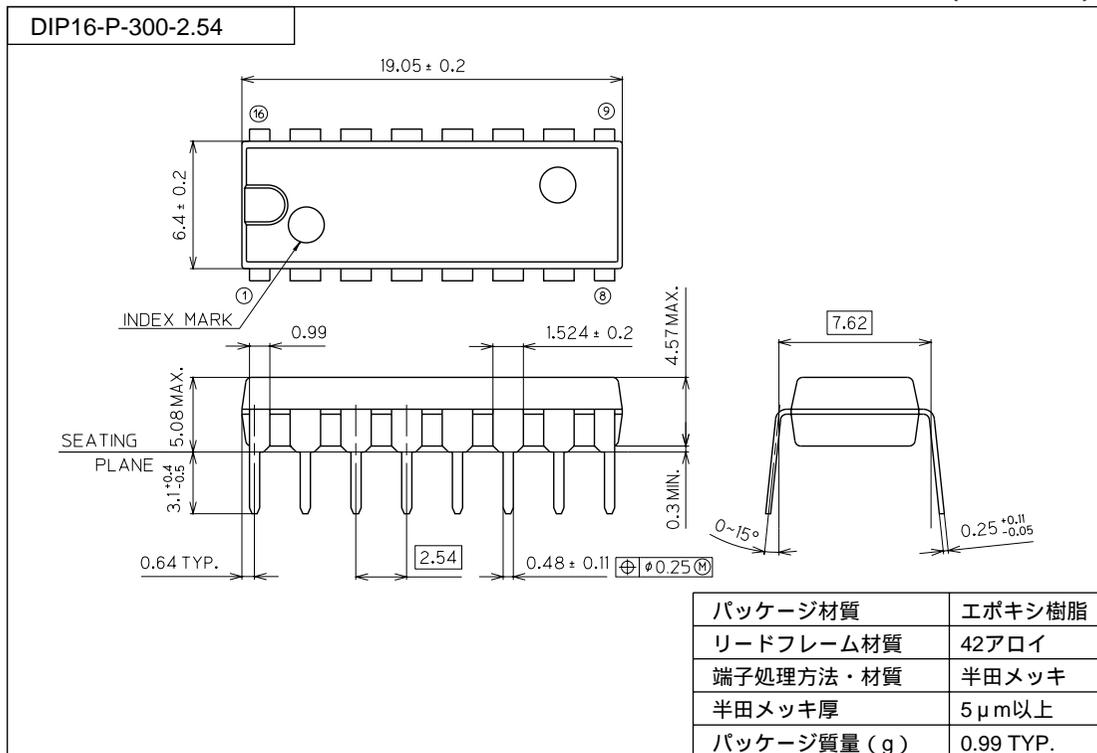


$$\text{回線送出レベル} : V_{AO} = V_{AO} * (R2/R1)$$

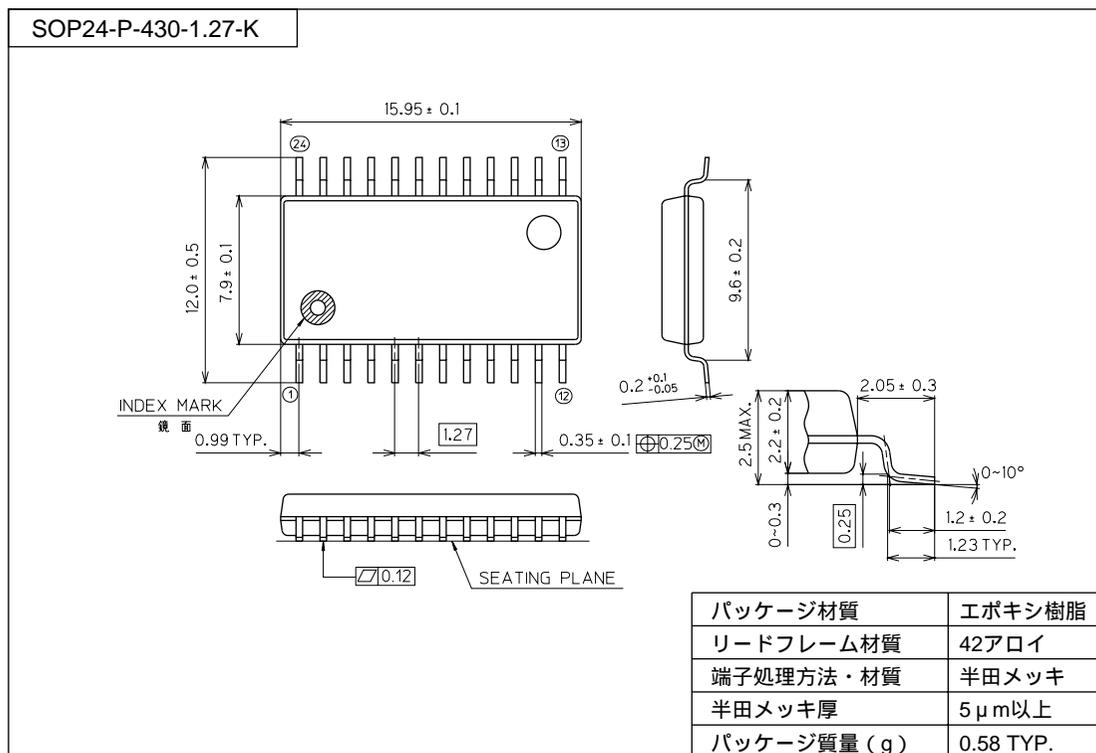
$$\text{IC入力レベル} : V_{AI} = V_{AIL} * (R4/R3)$$

■ パッケージ寸法図

(単位 : mm)



(単位 : mm)



表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。